

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-365094

(43)Date of publication of application : 17.12.1992

(51)Int.Cl.

G09G 3/36
G02F 1/133

(21)Application number : 03-140269

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 12.06.1991

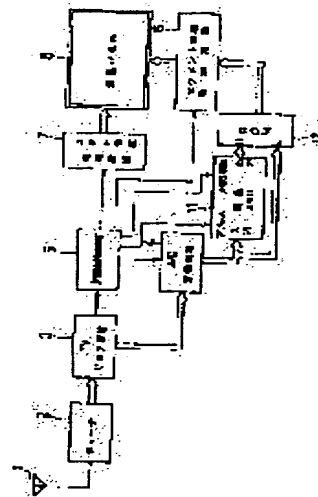
(72)Inventor : MORI HIDEKI

(54) LIQUID CRYSTAL PANEL DRIVING DEVICE

(57)Abstract:

PURPOSE: To improve the response speed of a liquid crystal panel and quickly follow an image changed abruptly.

CONSTITUTION: An image memory 11 storing one frame of display digital image data and a ROM 12 storing the table of the image data corresponding to two inputs of the above digital image data and the image data read delayingly by one frame from the image memory 11 are provided on a liquid crystal panel driving device displaying images with an accumulatively responding liquid crystal panel, when the image data are changed, the optimum image data stored in advance are read out in response to the direction and degree of the change to drive the liquid crystal panel, and the rising or trailing of the light transmittance is made steep within the necessary and sufficient range.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**Japanese Unexamined Patent Publication
No. 365094/1992 (Tokukaihei 4-365094)**

A. Relevance of the Above-identified Document

The following is a partial English translation of exemplary portions of non-English language information that may be relevant to the issue of patentability of the claims of the present application.

B. Translation of the Relevant Passages of the Document

See also the attached English Abstract.

[0011]

[EMBODIMENT]

[Embodiment 1] The following describes Embodiment 1 of the present invention with reference to drawings.

[0012] Fig. 1 illustrates an example where Embodiment 1 of the present invention is applied to a liquid crystal television. The same symbols are given to the members identical to those illustrated in Fig. 9, and the explanation therefor is omitted. As illustrated in Fig. 1, an image memory 11 and an ROM 12 are provided on an output side of an A/D converter 4. The image memory 11 is a dual-port memory which is capable of storing image data of one frame, and which operates in accordance with a memory address and a write-in/read-out command given by a sync control circuit 5. This image memory 11

successively stores, for example, image data of 3 bits having transmitted from the A/D converter 4, and successively outputs the imaged data to an address terminal H (High) of the ROM 12 one frame later. Further, the image data output from the A/D converter 4 is input to an address terminal L (Low) of the ROM12. This ROM 12 stores beforehand image data in a form of table, which data is optimum for improving response speed of transition from one-frame preceding image data to the current frame to image data of the current frame, and outputs, to a segment drive circuit 6, for example image data of 3 bits D1 to D3 corresponding to an address selected by the address terminals H and L. Next, the following describes the operation of Embodiment 1.

[0013] Fig. 2 is a table of the image data stored in the ROM 12. Here, Low address is image data of 3 bits A2 to A0 directly received from the A/D converter 4, and High address is image data of 3bits A5 to A3 which is input one frame later via the image memory 11. Amongst image data sets of "0" to "7", a set of image data, in the table, designated by the addresses is read out, and is output to the segment drive circuit 6 as the image data of 3 bits D1 to D3.

[0014] Fig. 3 is a table showing an examples of: image data output from the A/D converter 4, which data is output at the timing of frame numbers "0" to "9",

according to the table of Fig. 2; and image data output, corresponding to the image data from the A/D converter 4, from the image memory 11 to the ROM 12. As shown in the table, for example, if the grayscale level of image data output from the A/D converter 4 is "0" in the frame "0", and is "4" in the frame "1", grayscale levels of "0 (i.e. 000)" and "4 (i.e. 100)" are respectively input to the High and Low addresses of the ROM 12, at the timing of the frame "1". Thus, as indicated in the table of Fig. 12, a grayscale level of "6 (110)" is read out as the image data of 3 bits D1 to D3 from the ROM 12, and is output to the segment drive circuit 6.

[0015] Similarly, in the next frame "2", grayscale levels of "4 (100)" and "7 (111)" are respectively input to the High and Low addresses of the ROM 12. Therefore, a grayscale level of "7 (111)" is read out as the image data of 3 bits D1 to D3 from the ROM 12, and is output to the segment drive circuit 6.

[0016] The operation is carried on likewise. As a result, when the grayscale level of image data from the A/D converter 4 is higher than the grayscale level of the one-frame preceding image data output from the image memory 11, it means that the grayscale level has transited to a higher level. In this case image data of a grayscale level which is slightly higher than the current grayscale is read out from the ROM 12, and is output to the segment

drive circuit 6. On the contrary, when the grayscale level of image data from the A/D converter 4 is lower than the grayscale level of the one-frame preceding image data output from the image memory 11, it means that the grayscale level has transited to a lower level. In this case image data of a grayscale level which is slightly lower than the current grayscale is read out from the ROM 12, and is output to the segment drive circuit 6. Thus, when the grayscale level of image data varies, the liquid crystal panel 8 is driven by previously stored image data having read out from the ROM 12, in accordance with to which level, and by how many levels the grayscale has varied. This causes sharp rising and falling in the light transmittance of the liquid crystal panel 8: i.e., causes acceleration of response speed of the liquid crystal panel 8. As a result, prompt response to a rapidly changing image becomes possible.

The block diagram illustrates the architecture of a video camera system. It begins with an antenna (1) connected to a TUNER (2). The output of the TUNER goes to a TV LINEAR CIRCUIT (3). From the TV LINEAR CIRCUIT, the signal is split: one path goes to a SYNC. CONTROL CIRCUIT (5) and another to an A/D CONVERSION CIRCUIT (4). The SYNC. CONTROL CIRCUIT (5) provides control signals to the A/D CONVERSION CIRCUIT (4), a COMMON ELECTRODE DRIVE CIRCUIT (7), and a SEGMENT ELECTRODE DRIVE CIRCUIT (6). The A/D CONVERSION CIRCUIT (4) outputs to a MEMORY CONTROL block (11), which contains ADDRESS INPUT, MEMORY, and IMAGE MEMORY sections. The MEMORY CONTROL block (11) is connected to a ROM (12). The COMMON ELECTRODE DRIVE CIRCUIT (7) and the SEGMENT ELECTRODE DRIVE CIRCUIT (6) both provide signals to the LIQUID CRYSTAL PANEL (8). The ROM (12) also provides a signal to the SEGMENT ELECTRODE DRIVE CIRCUIT (6).

			A_2	0	0	0	0	1	1	1	1
			A_1	0	0	1	1	0	0	1	1
			A_0	0	1	0	1	0	1	0	1
A_5	A_4	A_3									
0	0	0		0	2	4	5	6	7	7	7
0	0	1		0	1	3	4	6	7	7	7
0	1	0		0	0	2	4	5	7	7	7
0	1	1		0	0	1	3	5	7	7	7
1	0	0		0	0	1	2	4	6	7	7
1	0	1		0	0	0	2	3	5	7	7
1	1	0		0	0	0	1	2	4	6	7
1	1	1		0	0	0	0	1	3	5	7

Frame	0	1	2	3	4	5	6	7	8	9
Image data from A/D converter	0	→ 4	→ 7	→ 5	→ 1	→ 3	→ 4	→ 0	→ 7	→ 6
Image Data from ROM	*	→ 6	→ 7	→ 3	→ 0	→ 4	→ 5	→ 0	→ 2	→ 7

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-365094

(43) 公開日 平成4年(1992)12月17日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36		7926-5G		
G 0 2 F 1/133	5 0 5	7820-2K		

審査請求 未請求 請求項の数2(全7頁)

(21) 出願番号 特願平3-140269

(22) 出願日 平成3年(1991)6月12日

(71) 出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72) 発明者 森 秀樹

東京都八王子市石川町2951番地の5 カシオ計算機株式会社八王子研究所内

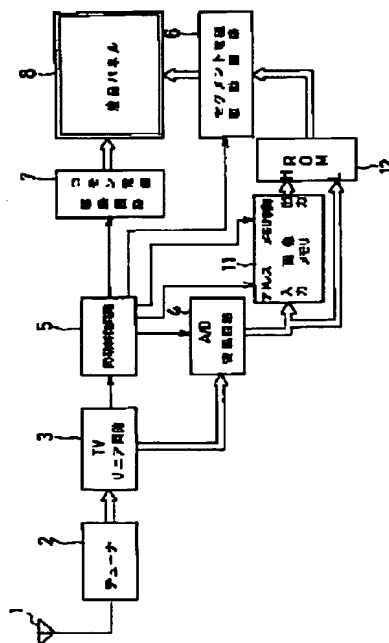
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 液晶パネル駆動装置

(57) 【要約】

【目的】 液晶パネルの応答速度を高め、急激に変化する画像に対しても迅速に追従させる。

【構成】 累積応答する液晶パネルを用いて画像を表示する液晶パネル駆動装置において、表示用デジタル画像データを1フレーム分記憶する画像メモリ11と、上記デジタル画像データと上記画像メモリ11から1フレーム遅れて読出される画像データの2入力に対応する画像データのテーブルを記憶したROM12とを備え、画像データが変化した場合にはその変化の方向と度合いに応じて予め格納してある最適な画像データを読出して液晶パネルを駆動し、その光透過率の立上りあるいは立下がりを必要十分な範囲で急峻とさせる。



【特許請求の範囲】

【請求項1】 液晶パネルを用いて画像を表示する液晶パネル駆動装置において、デジタル画像データが入力され、この画像データを1フレーム分記憶する画像メモリと、上記デジタル画像データと上記画像メモリから1フレーム遅れて読出される画像データの2入力によって決定される画像データのテーブルを記憶した画像テーブルと、上記2入力に対応して上記画像テーブルから読出されてくる画像データに基づき、上記液晶パネルを表示駆動する駆動手段とを具備したことを特徴とする液晶パネル駆動装置。

【請求項2】 液晶パネルを用いて画像を表示する液晶パネル駆動装置において、デジタル画像データが入力され、この画像データを1フレーム分記憶する画像メモリと、上記デジタル画像データと上記画像メモリから1フレーム遅れて読出される画像データとを比較して階調差信号を出力する一方、今回の画像データが最大階調または最小階調であるか、あるいは1フレーム遅れて読出される画像データから階調変化のない場合と、今回の画像データと1フレーム遅れて読出される画像データとの階調変化が特定範囲以内である場合と、今回の画像データと1フレーム遅れて読出される画像データとの階調変化が特定範囲より大きい場合とを識別する識別信号を出力する比較回路と、上記識別信号により階調変化が特定範囲以内である場合には上記今回の画像データと上記階調差信号により指定アドレスを決定するアドレスデコーダと、上記アドレスデコーダからの指定アドレスに対応する画像データのテーブルを予め記憶した画像テーブルと、上記比較回路からの識別信号により上記今回の画像データ、最大階調の画像データ、最小階調の画像データのいずれかを選択するセレクトと、このセレクトから送られてくる画像データに基づき、上記液晶パネルを表示駆動する駆動手段とを具備したことを特徴とする液晶パネル駆動装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、複数回のデータラッチにより液晶パネルを表示駆動する液晶パネル駆動装置に関する。

【0002】

【従来の技術】 従来の液晶テレビは、一般に図8に示すように構成されている。同図において1はテレビアンテナで、このテレビアンテナ1により受信されたテレビ放送電波は、チューナ2に入力される。このチューナ2は、受信電波の中から指定チャンネルの電波を選択し、中間周波信号に変換してテレビリニア回路3に出力する。このテレビリニア回路3は、チューナ2からの中間周波信号よりビデオ信号と垂直同期信号及び水平同期信号を取り出し、ビデオ信号をA/D変換器4へ、垂直同期

信号及び水平同期信号を同期制御回路5へそれぞれ出力する。この同期制御回路5は、上記垂直同期信号及び水平同期信号から各種タイミング信号を作成し、A/D変換器4、セグメント駆動回路6、コモン駆動回路7へ出力する。

【0003】 上記A/D変換器4は、同期制御回路5からのサンプリングクロックに同期してビデオ信号を数ビットのデジタルデータに変換し、セグメント駆動回路6へ出力する。このセグメント駆動回路6は、A/D変換器4からのデータに従って階調信号を作成すると共に、さらにこの階調信号に基づいてセグメント電極駆動信号を作成し、マトリックス型の液晶パネル8のセグメント電極を表示駆動する。また、コモン駆動回路7は、同期制御回路5からのタイミング信号に従ってコモン電極駆動信号を再生し、液晶パネル8のコモン電極を順次選択的に駆動する。

【0004】

【発明が解決しようとする課題】 上記のようにして受信したビデオ信号に基づいて液晶パネル8が駆動されるが、この液晶パネル8は図9に示すように累積応答効果によって作動するため、応答速度が遅いという性質がある。上記図9は、階調が「7」及び「0」の場合の液晶駆動電圧合成波形と液晶パネル8の光透過率との関係を示したものである。これに対し、上記従来の液晶パネル駆動方法では、図9に示したように単にビデオ信号に対応した階調信号を作成して液晶パネル8を駆動しているだけであるので、液晶パネル8の応答特性を改善できず、速く動く画像に対応できないという問題があった。

【0005】 本発明は上記のような実情に鑑みてなされたもので、その目的とするところは、液晶パネルの階調変化の応答速度を向上し得る液晶パネル駆動装置を提供することにある。

【0006】

【課題を解決するための手段及び作用】 すなわち本発明は、累積応答する液晶パネルを用いて画像を表示する液晶パネル駆動装置において、入力されたデジタル画像データを1フレーム分記憶する画像メモリと、上記デジタル画像データと上記画像メモリから1フレーム遅れて読出される画像データの2入力によって決定される画像データのテーブルを記憶したROM等からなる画像テーブルとを備え、上記2入力に対応して上記ROMから読出されてくる画像データに基づいて上記液晶パネルを表示駆動するようにしたものである。

【0007】 上記のような構成とすることにより、画像データが変化した場合にはその変化の方向と度合いに応じて予め格納してある最適な画像データが読出されて液晶パネルが駆動され、その光透過率の立上りあるいは立下がりが必要十分な範囲で急峻となる。この結果、液晶パネルの応答速度を高めることができ、急激に変化する画像に対しても迅速に追従させることが可能となる。

3

【0008】また本発明は、累積応答する液晶パネルを用いて画像を表示する液晶パネル駆動装置において、入力されたデジタル画像データを1フレーム分記憶する画像メモリと、上記デジタル画像データと上記画像メモリから1フレーム遅れて読出される画像データとをレベル比較して階調差信号を出力する一方、今回の画像データが最大階調または最小階調であるか、あるいは1フレーム遅れて読出される画像データから階調変化のない場合と、今回の画像データと1フレーム遅れて読出される画像データとの階調変化が特定範囲以内である場合と、今回の画像データと1フレーム遅れて読出される画像データとの階調変化が特定範囲より大きい場合とを識別する識別信号を出力する比較回路と、上記識別信号により階調変化が特定範囲以内である場合には上記今回の画像データと上記階調差信号により指定アドレスを決定するアドレスデコーダと、上記アドレスデコーダからの指定アドレスに対応する画像データのテーブルを予め記憶したROMと、上記比較回路からの識別信号により上記今回の画像データ、最大階調の画像データ、最小階調の画像データ、上記ROMから読出されてくる画像データのいずれかを選択するセレクトとを備え、このセレクトから送られてくる画像データに基づき、上記液晶パネルを表示駆動するようにしたものである。

【0009】上記のような構成とすることにより、階調変化が特定範囲以内である場合の今回の画像データと階調差信号に対応する画像データのテーブルのみをROMに記憶させておけばよいので、記憶容量の小さなROMを使用しながらも、液晶パネルの応答速度を高めることができ、急激に変化する画像に対しても迅速に追従させることが可能となる。

【0010】なお、本願明細書中に言う「フレーム」とは、1画面を構成するべき絵素すべてが走査されることを示し、例えばテレビ信号の1フィールド毎に1画面を構成するべき絵素すべてを1通り走査して表示を行なう表示装置においては、テレビ信号の1フィールドと本願中に言う1フレームは等しいとみなし、テレビ信号において一般に用いる「フレーム」とは必ずしも一致しないものとする。

【0011】

【実施例】

【第1実施例】以下図面を参照して本発明の第1実施例を説明する。

【0012】図1は本発明の第1実施例を液晶テレビに実施した場合の例について示すもので、上記図9と同一部分には同一符号を付してその説明は省略する。ここでは、図1に示すようにA/D変換器4の出力側に画像メモリ11及びROM12を設けている。上記画像メモリ11は1フレーム分の画像データを格納できるデュアルポートメモリで、同期制御回路5から与えられるメモリアドレス及び書き込み/読出し命令に従って動作し、A/D変換

4

器4から送られてくる例えば3ビットの画像データを順次記憶して1フレーム後にROM12のアドレス端子H(High)に順次出力する。また、このROM12のアドレス端子L(Low)には、A/D変換器4から出力される画像データが入力される。このROM12には、今回の画像データと1フレーム前の画像データによる応答速度を向上させるのに最適な画像データがテーブルの形で予め記憶されており、アドレス端子H、Lにより選択されるアドレスに対応する例えば3ビットの画像データD1~D3がセグメント駆動回路6へ出力される。次に上記第1実施例の動作を説明する。

【0013】図2は上記ROM12に記憶されている画像データのテーブルを示すものである。A/D変換器4から直接入力される3ビットの画像データA2~A0をLowアドレス、画像メモリ11を介して1フレーム分遅延されて入力される3ビットの画像データA5~A3をHighアドレスとして、テーブル上のアドレス指定される位置に該当する「0」~「7」のいずれかの画像データが読出され、3ビットの画像データD1~D3としてセグメント駆動回路6へ出力される。

【0014】図3は、上記図2に示すテーブルに従ってフレーム番号「0」~「9」のタイミングで、A/D変換器4から出力される画像データとこれに対応して画像メモリ11からROM12へ出力される画像データとを例示したものである。図中に示すように、例えばフレーム「0」にA/D変換器4から出力された画像データの階調が「0」であり、フレーム「1」にA/D変換器4から出力される画像データの階調が「4」であれば、フレーム「1」のタイミングではROM12のHighアドレスに階調「0(000)」が、Lowアドレスに階調「4(100)」が入力される。したがって、上記図2のテーブルによりROM12からは階調「6(110)」が画像データD1~D3として読出され、セグメント駆動回路6へ出力される。

【0015】次にフレーム「2」では、ROM12のHighアドレスに階調「4(100)」が、Lowアドレスに階調「7(111)」が入力されるので、同様にROM12からは階調「7(111)」が画像データD1~D3として読出され、セグメント駆動回路6へ出力される。

【0016】以下同様に動作し、結果としてA/D変換器4から出力される画像データの階調が画像メモリ11から出力される1フレーム前の画像データの階調よりも高い場合には、階調が高い方向に変化していることとなるので、その時の実際の階調よりも若干高い階調の画像データがROM12より読出され、セグメント駆動回路6に出力される。反対にA/D変換器4から出力される画像データの階調が画像メモリ11から出力される1フレーム前の画像データの階調よりも低い場合には、階調が低い方向に変化していることとなるので、その時の実際の階

調よりも若干低い階調の画像データがROM12より読出され、セグメント駆動回路6に出力される。こうして、画像データの階調が変化した場合にはその変化の方向と度合いに応じてROM12に予め格納してある画像データが読出されて液晶パネル8が駆動され、その光透過率の立上りあるいは立下がり急峻となる。したがって、液晶パネル8の応答速度を高めることができ、急激に変化する画像に対しても迅速に追従させることが可能となる。

〔第2実施例〕以下図面を参照して本発明の第2実施例を説明する。

【0017】図4は本発明の第2実施例を液晶テレビに実施した場合の例について示すもので、上記図9と同一部分には同一符号を付してその説明は省略する。ここでは、図4に示すようにA/D変換器4の出力側に画像メモリ21、比較回路22、アドレスデコーダ23、ROM24及びセクタ25を設けている。

【0018】上記画像メモリ21は1フレーム分の画像データを格納できるデュアルポートメモリで、同期制御回路5から与えられるメモリアドレス及び書き込み/読出し命令に従って動作し、A/D変換器4から送られてくる例えば3ビットの画像データを順次記憶して1フレーム後に比較回路22の入力端子Vに順次出力する。また、この比較回路22の入力端子Uには、A/D変換器4から出力される画像データが直接入力される。比較回路22は、入力端子Uの今回の画像データから入力端子Vの1フレーム分前の画像データを減算比較し、その比較結果である階調差信号を出力端子Rよりアドレスデコーダ23の入力端子Bへ送出すると共に、比較結果に応じた識別信号S0、S1をセクタ25へ送出する。アドレスデコーダ23は、入力端子AにA/D変換器4からの画像データが直接入力されており、図示しない制御系からのモード信号によって上記入力端子Aと入力端子Bに与えられる信号に対応した指定アドレスを生成し、出力端子YよりROM24のアドレス端子に出力する。ROM24は、このアドレスデコーダ23からの指定アドレスに従って予め記憶していた画像データを読出し、セクタ25の入力端子Jに送出する。セクタ25では、上記比較回路22からの識別信号S0、S1に応じて、上記A/D変換器4から入力端子Iに直接入力される画像データ、入力端子Kに入力される最大階調の画像データ「7」、ROM24から入力端子Jに入力される画像データ、入力端子Lに入力される最小階調の画像データ「0」の4入力の中からいずれかを選択し、出力端子Pより上記セグメント駆動回路6へ出力する。次に上記第2実施例の動作を説明する。

【0019】図5は上記比較回路22での比較結果に応じた出力信号を示すものである。比較回路22は、入力端子Uに入力されるA/D変換器4からの今回の画像データが最大階調「7」である場合には入力端子Vに入力される画像メモリ21からの1フレーム分前の時点での画像デ

ータの階調に関係なく無条件でセクタ25への識別信号S0を「0」（ローレベル）、S1を「1」（ハイレベル）とする。同様に今回の画像データが最小階調「0」である場合には、1フレーム分前の画像データに関係なく無条件でセクタ25への識別信号S0、S1を共に「1」とする。

【0020】また、比較回路22は、今回の画像データが「7」「0」ではなく、且つ、1フレーム分前の時点での画像データの階調との比較結果が「(+)4」以上であった場合あるいは「-4」以下であった場合に、画像データが急激に変化したこととなるので、出力端子Rからアドレスデコーダ23への階調差信号を出力せず、セクタ25への識別信号S0、S1のみを図7に示すような値として出力する。同様に、該比較結果が「0」であった場合は、逆に画像データがまったく変化していないこととなるので、出力端子Rからアドレスデコーダ23への階調差信号と識別信号S0、S1を共に出力しない。

【0021】さらに、該比較結果が「(+)1」～「(+)3」あるいは「-3」～「-1」であった場合は、画像データが特定範囲内で変化したこととなるので、比較回路22は出力端子Rからアドレスデコーダ23への階調差信号「U-V」を出力すると共に、セクタ25への識別信号S0、S1を図中に示すような値として出力する。

【0022】アドレスデコーダ23は、通常モードでは入力端子Aに直接入力されるA/D変換器4からの画像データと入力端子Bに入力される比較回路22からの階調差信号に応じて指定アドレスを生成し、出力端子YよりROM24のアドレス端子に出力する。ROM24は、このアドレスデコーダ23からのアドレス指定に従って予め記憶していた画像データを読出し、セクタ25の入力端子Jに送出する。図7はこうしてアドレスデコーダ23の入力端子A、Bに入力される信号とROM24から読出される画像データの対応を示すもので、今回の画像データが「1」～「6」で、階調差信号の値が「+1」～「+3」、「-3」～「-1」の場合に必要な、実際の階調よりも若干変化の度合いを検出した階調の画像データのみをROM24に予め記憶させておき、これを読出すこととする。

【0023】セクタ25は、比較回路22からの識別信号S0、S1に応じて図6に示すように入力端子I、J、K、Lより入力される画像データの中から1つを選択して出力端子Pよりセグメント駆動回路6へ出力する。以下、このセクタ25の選択内容について詳述する。

1) S1 = 「0」、S1 = 「0」の場合

【0024】この場合、A/D変換器4からの今回の画像データの階調と1フレーム前の画像データの階調が同じで階調に変化がないこととなるので、セクタ25は入力端子IにA/D変換器4から直接入力される今回の画像データをそのまま出力端子Pより出力する。

11) S1="0", S1="1"の場合

【0025】この場合、比較回路22の出力端子Rから出力される階調差信号「U-V」の値が「+1」～「+3」、「-3」～「-1」のいずれかであり、今回の画像データと1フレーム前の画像データとで特定範囲内の変化があったこととなるので、セクタ25は入力端子JにROM24から入力される上記図7で示した若干階調の変化を強調した画像データを出力端子Pより出力する。

111) S1="1", S1="0"の場合

【0026】この場合、今回の画像データが最大階調「7」であるか、比較回路22の出力端子Rから出力される階調差信号「U-V」の値が「4」以上であったこととなるので、セクタ25は入力端子Kに入力される画像データの最大階調「7」を出力端子Pより出力する。

1111) S1="1", S1="1"の場合

【0027】この場合、今回の画像データが最小階調「0」であるか、比較回路22の出力端子Rから出力される階調差信号「U-V」の値が「-4」以下であったこととなるので、セクタ25は入力端子Lに入力される画像データの最小階調「0」を出力端子Pより出力する。

【0028】このように、今回の画像データと1フレーム前の画像データとで特定範囲内の変化があった場合にのみ、ROM24に予め記憶させた若干階調の変化を強調した画像データを読出し、その他の場合は画像データの内容と1フレーム前の画像データからの変化の度合いとで今回の画像データか、あるいは最大階調、最小階調の画像データをセグメント駆動回路6に出力するようにしたので、ROM24に予め記憶させておく画像データの量を大幅に減少させてROM24の必要な記憶容量を小さくすることができる。

【0029】例えば、画像データを3ビットとした場合、ただ単に今回の画像データと1フレーム前の画像データとから適度に強調を施した画像データを得るようにROM24に画像データのテーブルを予め記憶させる場合、ROM24としては8×8で64個分のアドレスに対応した分の記憶容量が必要となるが、上記図7では6×6で36個分のアドレスに対応した分の記憶容量のみで同様の効果を得ることができる。

【0030】

【発明の効果】以上詳記した如く本発明によれば、累積応答する液晶パネルを用いて画像を表示する液晶パネル駆動装置において、入力されたデジタル画像データを1フレーム分記憶する画像メモリと、上記デジタル画像データと上記画像メモリから1フレーム遅れて読出される画像データの2入力によって決定される画像データのテーブルを記憶したROM等からなる画像テーブルとを備え、上記2入力に対して上記ROMから読出されてくる画像データに基づいて上記液晶パネルを表示駆動するようにしたもので、画像データが変化した場合にはその変化の方向と度合いに応じて予め格納してある最適な画

像データを読出して液晶パネルを駆動し、その光透過率の立上りあるいは立下がりを必要充分な範囲で急峻として液晶パネルの応答速度を高め、急激に変化する画像に対しても迅速に追従させることができる。

【0031】また本発明によれば、累積応答する液晶パネルを用いて画像を表示する液晶パネル駆動装置において、入力されたデジタル画像データを1フレーム分記憶する画像メモリと、上記デジタル画像データと上記画像メモリから1フレーム遅れて読出される画像データとをレベル比較して階調差信号を出力する一方、今回の画像データが最大階調または最小階調あるか、あるいは1フレーム遅れて読出される画像データから階調変化のない場合と、今回の画像データと1フレーム遅れて読出される画像データとの階調変化が特定範囲以内である場合と、今回の画像データと1フレーム遅れて読出される画像データとの階調変化が特定範囲より大きい場合とを識別する識別信号を出力する比較回路と、上記識別信号により階調変化が特定範囲以内である場合には上記今回の画像データと上記階調差信号により指定アドレスを決定するアドレスデコーダと、上記アドレスデコーダからの指定アドレスに対応する画像データのテーブルを予め記憶したROMと、上記比較回路からの識別信号により上記今回の画像データ、最大階調の画像データ、最小階調の画像データ、上記ROMから読出されてくる画像データのいずれかを選択するセクタとを備え、このセクタから送られてくる画像データに基づき、上記液晶パネルを表示駆動するようにしたので、階調変化が特定範囲以内である場合の今回の画像データと階調差信号に対応する画像データのテーブルのみをROMに記憶させておけばよいので、記憶容量の小さなROMを使用しながらも、液晶パネルの応答速度を高めることができ、急激に変化する画像に対しても迅速に追従させることができる。

【図面の簡単な説明】

【図1】本発明の第1実施例の回路構成を示すブロック図。

【図2】図1のROMに記憶される画像データテーブルを示す図。

【図3】フレームの移行に対応して変化する画像データの状態を示す図。

【図4】本発明の第2実施例の回路構成を示すブロック図。

【図5】図4の比較回路が出力する識別信号の内容を示す図。

【図6】図4のセクタによる識別信号に対応した選択内容を示す図。

【図7】図4のアドレスデコーダの入力信号とROMから読出される画像データの対応を示す図。

【図8】従来の液晶パネル駆動装置全体の回路構成を示すブロック図。

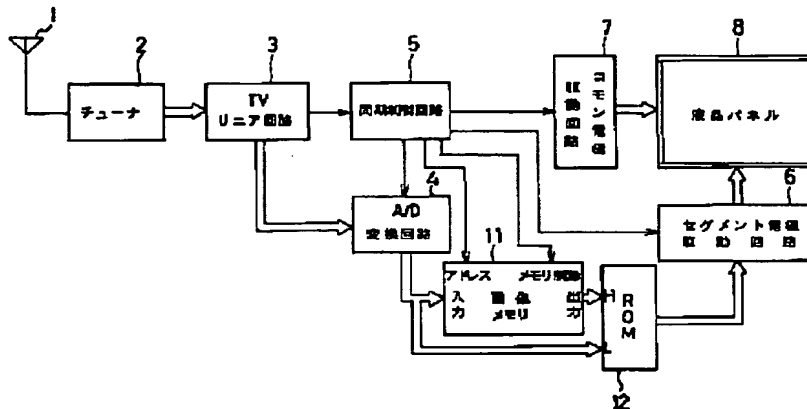
【図9】図8の変換データに対応した表示駆動波形を示す図。

【符号の説明】

1 …テレビアンテナ、2 …チューナ、3 …テレビリニア

回路、4 …A/D変換器、5 …同期制御回路、6 …セグメント駆動回路、7 …コモン駆動回路、8 …液晶パネル、11、21…画像メモリ、12、24…ROM、22…比較回路、23…アドレスデコーダ、25…セクタ。

【図1】



【図6】

S1	S0	P出力
0	0	I
0	1	J
1	0	K
1	1	L

【図2】

		Low アドレス							
Highアドレス	Az	0	0	0	0	1	1	1	1
	Az	0	0	1	1	0	0	1	1
	Az	0	1	0	1	0	1	0	
	Az	0	1	0	1	0	1	0	
000		0	2	4	5	6	7	7	7
001		0	1	3	4	6	7	7	7
010		0	0	2	4	5	7	7	7
011		0	0	1	3	5	7	7	7
100		0	0	1	2	4	6	7	7
101		0	0	0	2	3	5	7	7
110		0	0	0	1	2	4	6	7
111		0	0	0	0	1	3	5	7

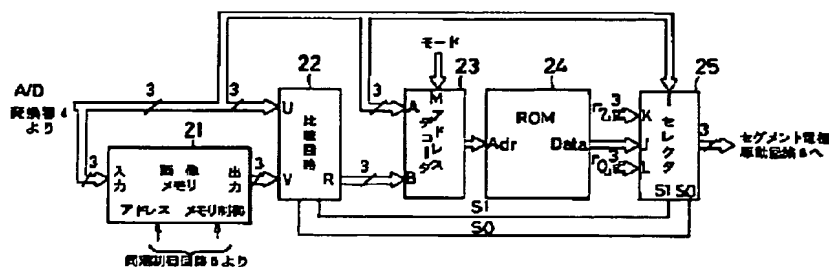
【図3】

フレーム	0	1	2	3	4	5	6	7	8	9
A/Dからの 変換データ	0	→4	→7	→5	→1	→3	→4	→0	→7	→6
ROMからの 変換データ	*	→6	→7	→3	→0	→4	→5	→0	→2	→7

【図7】

		今回の解法 (A)						
		0	1	2	3	4	5	6
座標値 (B)	+3				5	6	7	7
	+2			3	5	6	7	7
	+1	1	2	5	6	6	7	
	-1	0	1	2	3	4	5	
	-2	0	1	1	2	3		
	-3	0	0	1	1			

【図4】

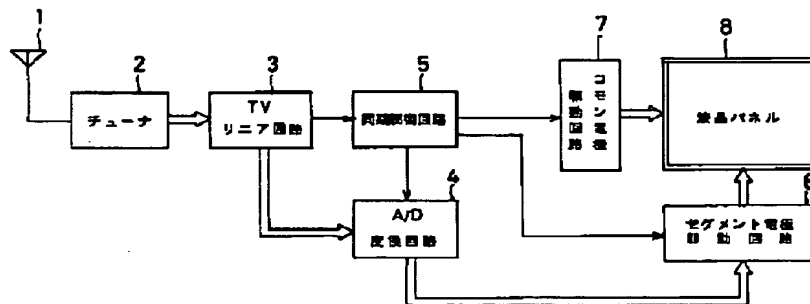


【図5】

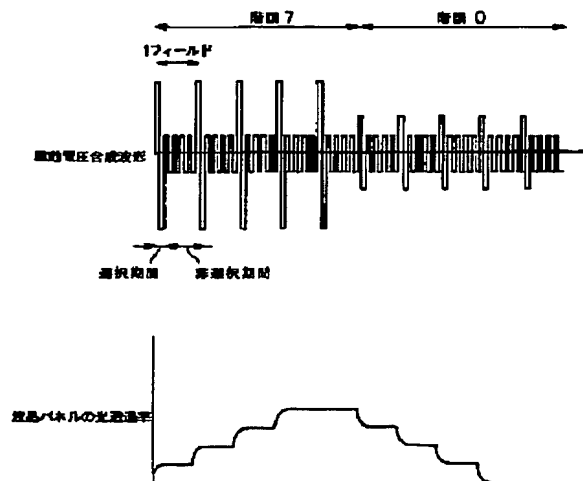
U-V	S1	S0	R
4以上	1	0	*
1-3	0	1	U-V
0	0	0	*
-3~-1	0	1	U-V
-4以下	1	1	*

0: Lowレベル
1: Highレベル
*: 不定

【図8】



【図9】



【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第2区分
 【発行日】平成8年(1996)10月11日

【公開番号】特開平4-365094
 【公開日】平成4年(1992)12月17日
 【年通号数】公開特許公報4-3651
 【出願番号】特願平3-140269
 【国際特許分類第6版】

G09G 3/36
 G02F 1/133 505

【F1】

G09G 3/36 9378-5G
 G02F 1/133 505 8708-2K

【手続補正書】

【提出日】平成7年6月14日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正内容】

【発明の名称】 液晶パネル駆動装置及び液晶表示装置

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 液晶パネルを用いて画像を表示する液晶パネル駆動装置において、デジタル画像データが入力され、この画像データを1フレーム分記憶する画像メモリと、上記デジタル画像データと上記画像メモリから1フレーム遅れて読出される画像データの2入力によって決定される画像データのテーブルを記憶した画像テーブルと、上記2入力に対応して上記画像テーブルから読出されてくる画像データに基づき、上記液晶パネルを表示駆動する駆動手段とを具備したことを特徴とする液晶パネル駆動装置。

【請求項2】 液晶パネルに画像データに応じた階調データを供給して階調表示を行なう液晶表示装置において、
予め階調データを記憶している階調メモリと、
今回の画像データと前回の画像データとを比較し、比較結果に応じて上記階調メモリから階調データを読出す読出手段と、
上記読出手段により読出した階調データに基づき液晶パネルを階調駆動する手段とを具備したことを特徴とする

液晶表示装置。

【請求項3】 液晶パネルに画像データに応じた階調データを供給して階調表示を行なう液晶表示装置において、

今回の画像データと前回の画像データとを比較して差の値を出力する比較手段と、

この比較手段の出力する差の値に応じて階調データを作成する階調データ作成手段と、

この階調データ作成手段により作成された階調データに基づき液晶パネルを階調駆動する手段とを具備したことを特徴とする液晶表示装置。

【請求項4】 上記階調データ作成手段は、予め階調データを記憶している階調メモリを有し、上記比較手段の出力する差の値に応じて該階調メモリから階調データを読出すことを特徴とする請求項3記載の液晶表示装置。

【請求項5】 上記比較手段の出力する差の値が0のときは、上記階調データ作成手段は今回の画像データをそのまま階調データとして出力することを特徴とする請求項3または4記載の液晶表示装置。

【請求項6】 上記比較手段の出力する差の値が所定の範囲内のときは、上記階調データ作成手段は、該差の値に応じて上記階調メモリから階調データを読出すことを特徴とする請求項3または4記載の液晶表示装置。

【請求項7】 上記比較手段の出力する差の値が所定の範囲外のときは、上記階調データ作成手段は、最大値または最小値の階調データを出力することを特徴とする請求項3または4記載の液晶表示装置。

【請求項8】 今回の画像データの階調データが最大値または最小値のときは、上記階調データ作成手段は、最大値または最小値の階調データを出力することを特徴とする請求項3または4記載の液晶表示装置。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正内容】

【0001】

【産業上の利用分野】本発明は、累積応答性を有する液晶パネルの駆動装置及び液晶表示装置に関する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0003

【補正方法】変更

【補正内容】

【0003】上記A/D変換器4は、同期制御回路5からのサンプリングクロックに同期してビデオ信号を数ビットのデジタルデータに変換し、セグメント駆動回路6へ出力する。このセグメント駆動回路6は、A/D変換*

*器4からのデータに従って階調信号を作成すると共に、さらにこの階調信号に基づいてセグメント電極駆動信号を作成し、マトリックス型の液晶パネル8のセグメント電極を表示駆動する。また、コモン駆動回路7は、同期制御回路5からのタイミング信号に従ってコモン電極駆動信号を生成し、液晶パネル8のコモン電極を順次選択的に駆動する。

【手続補正5】

【補正対象書類名】図面

【補正対象項目名】図3

【補正方法】変更

【補正内容】

【図3】

フレーム	0	1	2	3	4	5	6	7	8	9
A/Dからの 画像データ	0→4→7→5→1→3→4→0→7→6									
ROMからの 画像データ	*→6→7→3→0→4→5→0→7→5									

【手続補正6】

【補正対象書類名】図面

【補正対象項目名】図4

【補正方法】変更

【補正内容】

【図4】

